

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-129133

(43) 公開日 平成7年(1995)5月19日

(51) Int.Cl.⁶

識別記号

庁内整理番号

F I

技術表示箇所

G 0 9 G 3/36

G 0 2 F 1/133

5 0 5

審査請求 未請求 請求項の数 6 F D (全 10 頁)

(21) 出願番号 特願平5-298949

(22) 出願日 平成5年(1993)11月2日

(71) 出願人 000001443

カシオ計算機株式会社

東京都新宿区西新宿2丁目6番1号

(72) 発明者 山岸 浩二

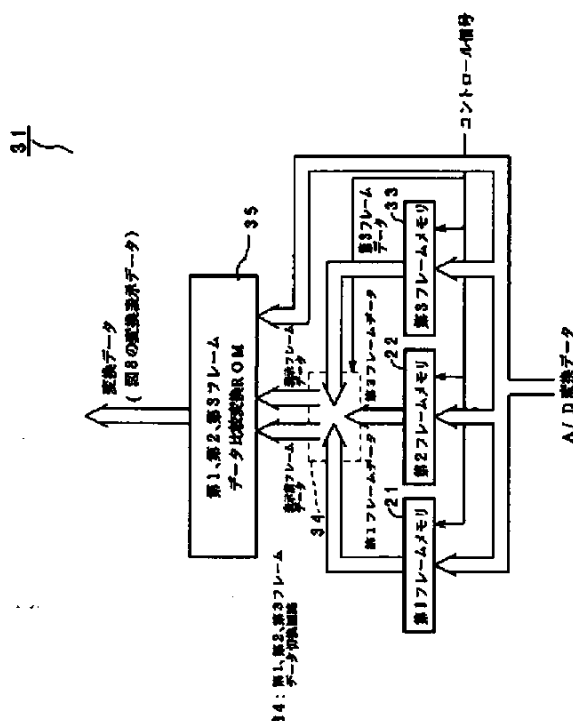
東京都青梅市今井3丁目10番地6 カシオ
計算機株式会社青梅事業所内

(54) 【発明の名称】 画像表示装置

(57) 【要約】

【目的】 STN-LCDの応答が遅くてもスピードアップ効果の得られる画像表示装置を実現する。

【構成】 画像表示装置30は、液晶表示パネル11、信号電極駆動回路12、走査電極駆動回路13、A/D変換器14、3フレーム間比較を行なうスピードアップ回路(SPU)を構成するデータ3フレーム比較回路31及びコントローラ32を備え、データ3フレーム比較回路31は、第1フレームメモリ21、第2フレームメモリ22、第3フレームメモリ33、第1、第2、第3フレームデータ切換回路34及び階調信号の変換を行なうために前回のフレームと今回のフレームの値をテーブル化したルックアップテーブル(LUT)を格納する第1、第2、第3フレームデータ比較変換ROM35から構成され、3フレーム間比較、すなわち第1フレームと第2フレームを従来方式で比較し、なおかつ第2フレームと第3フレームを比較し、表示フレームと次フレームのデータが同一方向に変化した場合、次フレームデータを表示フレームで表示するように第2フレームのデータを決定する。



【特許請求の範囲】

【請求項1】 表示データを少なくとも3フレーム記憶するメモリと、

前記メモリから読み出される3フレームデータを比較し比較データに応じた表示データを出力するデータ変換手段と、

前記データ変換手段から出力された表示データに基づいて表示を行なう表示手段と、

を具備することを特徴とする画像表示装置。

【請求項2】 表示データを少なくとも3フレーム記憶するメモリと、

前記メモリから遅れて読み出される表示前フレームの第1フレームデータと表示フレームの第2フレームデータを比較し、かつ該表示フレームの第2フレームデータと次フレームの第3フレームデータを比較しこの比較結果を基に該表示フレームの第2フレームデータを決定し決定結果に応じたデータを出力するデータ変換手段と、

前記データ変換手段から出力された表示データに基づいて表示を行なう表示手段と、

を具備することを特徴とする画像表示装置。

【請求項3】 表示データを少なくとも3フレーム記憶するメモリと、

前記メモリから遅れて読み出される表示前フレームの第1フレームデータと表示フレームの第2フレームデータを比較し比較データに応じた表示データを出力するとともに、該表示フレームの第2フレームデータと次フレームの第3フレームデータを比較し比較結果が所定状態の場合には該次フレームの第3フレームデータを出力するデータ変換手段と、

前記データ変換手段から出力された表示データに基づいて表示を行なう表示手段と、

を具備することを特徴とする画像表示装置。

【請求項4】 前記データ変換手段は、3フレームデータの比較を行ない、表示フレームと次フレームのデータが所定方向に変化した場合、次フレームデータを出力するようにしたことを特徴とする請求項1、請求項2又は請求項3の何れかに記載の画像表示装置。

【請求項5】 前記データ変換手段は、前記第1フレームデータ、前記第2フレームデータ及び前記第3フレームデータに応じた表示データを出力する変換テーブルを備え、該第1フレームデータ、該第2フレームデータ及び該第3フレームデータをアドレス入力とし、該テーブルから表示データを読み出すメモリを備えたことを特徴とする請求項1、請求項2又は請求項3の何れかに記載の画像表示装置。

【請求項6】 前記テーブルは、フレームデータに応じて読出されたとき入力信号に対し応答速度が速くなるような値の階調データにより構成されていることを特徴とする請求項5記載の画像表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、マトリクス型の液晶表示パネルを用いて階調表示を行なう画像表示装置に係り、詳細には、表示特性（応答スピード、C R（コントラスト比）、視覚）を改良できる画像表示装置に関する。

【0002】

【従来の技術】 液晶テレビ画面の表示では、高解像度、高階調性、高速応答、高コントラストなどの高性能で高品質の表示機能が要求される。表示方式としてはT N（Twisted Nematic）形、S T N（Supertwisted Nematic）形などが用いられ、駆動方式にはT F T（Thin Film Transistor）を用いたアクティブマトリクス駆動と単純マトリクス駆動が採用されている。画像表示装置には上記単純マトリクス方式とT F T方式があり、画質も応答速度もT F Tの方が優れているといわれている。すなわち、単純マトリクスは、i)累積応答性の影響で応答時間が遅い、ii)高デューティのためマージンが小さくなりコントラストが低い、という欠点がある。

【0003】 特に、液晶の応答性は遅く、S T Nを採用するとコントラストは向上するものの更に応答性が悪くなる。

【0004】 また、このような従来の画像表示装置においては、制御ビット数により画質が決定されるため、高画質の表示を得ようとすれば回路規模や配線数が増大してしまうという問題点があった。例えば、パルス幅変調（PWM：pulse width modulation）により液晶に階調表示させる液晶駆動回路においてビット数を減らすことができれば配線数や回路規模を削減することができ、装置コスト低減が可能となるが、ビット数を落とさずに画質を向上させるのは困難であった。

【0005】 さらに、液晶表示パネルは一般に累積応答効果によって作動するため、応答速度が遅いという性質がある。

【0006】 現在用いられているL C D（液晶表示装置）は強誘電L C Dを除いて応答速度は数十m s以上のオーダーである。特に、近年O A機器の液晶表示パネル等で用いられているS T N-L C DはO N+O F F=2 0 0 m s以上が一般的である。これはS T N-L C Dの特性に依存するところが大きく、改善がなかなか進まない。

【0007】 そのため、画像データを記憶するメモリを設けて、新旧のフレーム間のデータを比較して、そのデータに対応した表示データをR O Mを用いたデータ変換回路によって作り、液晶表示パネルを適当にオーバードライブさせるスピードアップ回路を用いた画像表示装置が提案されている。

【0008】 ここでは従来例として、特に応答速度、C R、視覚特性に厳しいT Vを例としてS T N-L C Dを用いた画像表示装置のブロック図を図7及び図8に示

す。

【0009】図7は、上記スピードアップ回路を用いた従来の高画質画像表示装置の全体構成図であり、図8は図7のデータ2フレーム比較回路の回路図である。

【0010】図7及び図8において、画像表示装置10は、液晶表示パネル11、信号電極駆動回路12、走査電極駆動回路13、A/D変換器14、データ2フレーム比較回路15（図8）及びコントローラ16から構成されている。

【0011】液晶表示パネル11は、複数の走査電極と複数の信号電極とが液晶層を挟んで対向配置され、マトリクス状に配列されており、その信号電極を駆動する信号電極駆動回路12と走査電極を駆動する走査電極駆動回路13とを備えている。

【0012】アナログ映像信号（RGB信号）は、図示しない同期処理回路に入力され、1フィールド毎に映像信号の極性を反転して駆動するために複合ビデオ信号から奇数フィールドと偶数フィールドを判別し、フィールド判別信号をコントローラ16に出力する。

【0013】A/D変換器14は、アナログ映像信号をバイナリコード形式に従って所定bitにデジタル化された画像データに変換してデータ2フレーム比較回路15に出力する。

【0014】また、上記データ2フレーム比較回路15は、一般的にスピードアップ回路（以下、適宜SPUと略記する）といわれるものであり、第1フレームメモリ21、第2フレームメモリ22、マルチプレクサ23及び第1、第2フレームデータ比較変換ROM24から構成されている。

【0015】第1フレームメモリ21、第2フレームメモリ22は、2つのRAMから構成され、コントローラ16からのコントロール信号に従ってA/D変換器14で所定のビットにデジタル化された画像データを一時的に記憶するフレームメモリである。

【0016】ここで、画像表示装置では1画面全部を走査する期間を1フレームといい、映像信号の1フィールドで1画面を表示するからそのサイクル（フレーム周波数）は1/60Sである。上記画像表示装置は、液晶表示パネル11を1/60Sの間に2回走査することによって1画面を2回表示し、120Hzとしている。これを実現するために、この例では2つのフレームメモリ（第1フレームメモリ21、第2フレームメモリ22）を設け、一旦フレームメモリに入れたデータを所定のタイミングで2回読出すようにしてフレーム周波数を上げるようにしている。

【0017】マルチプレクサ23は、第1フレームメモリ21に記憶された画像データ又は第2フレームメモリ22に記憶された画像データを、コントローラ16の制御信号を基にそのままスルーで通す若しくは切り換えて出力する切換え回路である。

【0018】第1、第2フレームデータ比較変換ROM24は、階調信号の変換を行なうために前回のフレームと今回のフレームの値をテーブル化したROMテーブルを格納する。

【0019】すなわち、第1、第2フレームデータ比較変換ROM24は、前回のフレームと今回のフレームの値をテーブル化したROMテーブルを有し、このROMテーブルを参照して階調信号の変換を行ないスピードアップを図るようにする。例えば、前回フレームが

「0」、今回フレームが「0」のときはテーブルデータ「0」、前回フレームが「2」、今回フレームが「10」のときはテーブルデータ「15」とする。このように、映像信号の表示データ（階調信号）をそのまま液晶表示パネル11の信号電極駆動回路12に与えるのではなくROMテーブルを用いて変形した変換表示データを与えるようにするものである。これにより応答速度を上げることができる。

【0020】コントローラ16は、同期処理回路から入力された同期信号等を基に各部に制御信号を出力して各部及び装置全体を制御する。

【0021】以上の構成において、コントローラ16は同期処理回路からの同期信号と内部発振CKにより走査電極駆動回路コントロール信号、信号電極駆動回路コントロール信号、データ2フレーム比較回路コントロール信号、A/D変換器コントロール信号を生成し、それぞれ走査電極駆動回路13、信号電極駆動回路12、データ2フレーム比較変換回路15、A/D変換器14に出力してこれらの回路を制御する。また、液晶表示パネル11は、走査電極駆動回路13、信号電極駆動回路12からの走査信号、表示信号により駆動され表示を行なう。A/D変換器14は、同期処理回路からのアナログ映像信号（RGB信号）をA/D変換し、指定のbit数をデータ2フレーム比較変換回路15に入力する。ここではデータ2フレーム比較変換回路15の動作のみを説明し、他についての詳細な説明は省略する。

【0022】図8に、データ2フレーム比較変換回路15の内部構造図を示すように、データ2フレーム比較変換回路15は一般的にスピードアップ回路（SPU）といわれるものであり、A/D変換されたnbitデータをまず第1フレームメモリ第1フレームメモリ21に書き込む。次に第1フレームが終了し、第2フレームになると第2フレームメモリ22にデータを書き込み、同時に第1フレームメモリ21よりデータ第1フレームデータを読み出す。

【0023】このとき第2フレームメモリ22は書き込みモードであるため、第2フレームメモリ22はフローティング状態にあり、切換えデータは第2フレームメモリ22出力となる。そして切換えデータと現在の第2フレームデータ、A/D変換データを、第1、第2フレームデータ比較変換ROM24のアドレスに入力し、す

に第1、第2フレームデータ比較変換ROM24に書き込まれているSPUデータをアクセスする。以下この動作を繰り返し、1フレーム前のデータと現在のデータがどう変化したかによって現在のデータを決定している。

【0024】

【発明が解決しようとする課題】上記SPUのデータは、例えば1フレーム前のデータが3bitの場合010であり、現在のデータが011であったとすると100とする。逆に011→010へ変化したとすると001とする。これはSTN-LCDの場合、中間調から中間調への変化速度は000から111またはこの逆の変化速度によりさらに遅くなる。このためこの方式は中間調の変化速度のみをより速くする一種の微分回路方式である。しかし、000→111、010→111、011→000のように現在データが000又は111の場合は効果がない。さらに変換データの設定の仕方によっては中間調から中間調の変化の場合であっても効果がないことがある。

【0025】また、STN-LCDの応答速度がさらに遅かった場合、あるいはデューティ比をさらに大きくした場合は000→111の変化速度が遅くなり効果がなくなる。現状では1/100デューティ程度が限界である。

【0026】そこで本発明は、STN-LCDの応答がさらに遅くてもスピードアップ効果の得られる画像表示装置を提供することを目的とする。

【0027】

【課題を解決するための手段】請求項1記載の発明は、上記目的達成のため、表示データを少なくとも3フレーム記憶するメモリと、前記メモリから読み出される3フレームデータを比較し比較データに応じた表示データを出力するデータ変換手段と、前記データ変換手段から出力された表示データに基づいて表示を行なう表示手段とを備えている。

【0028】請求項2記載の発明は、表示データを少なくとも3フレーム記憶するメモリと、前記メモリから遅れて読み出される表示前フレームの第1フレームデータと表示フレームの第2フレームデータを比較し、かつ該表示フレームの第2フレームデータと次フレームの第3フレームデータを比較しこの比較結果を基に該表示フレームの第2フレームデータを決定し決定結果に応じたデータを出力するデータ変換手段と、前記データ変換手段から出力された表示データに基づいて表示を行なう表示手段とを備えている。

【0029】請求項3記載の発明は、表示データを少なくとも3フレーム記憶するメモリと、前記メモリから遅れて読み出される表示前フレームの第1フレームデータと表示フレームの第2フレームデータを比較し比較データに応じた表示データを出力するとともに、該表示フレームの第2フレームデータと次フレームの第3フレーム

データを比較し比較結果が所定状態の場合には該次フレームの第3フレームデータを出力するデータ変換手段と、前記データ変換手段から出力された表示データに基づいて表示を行なう表示手段とを備えている。

【0030】前記データ変換手段は、例えば請求項4に記載されているように、3フレームデータの比較を行ない、表示フレームと次フレームのデータが所定方向に変化した場合、次フレームデータを出力するようにしてもよい。

10 【0031】前記データ変換手段は、例えば請求項5に記載されているように、前記第1フレームデータ、前記第2フレームデータ及び前記第3フレームデータに応じた表示データを出力する変換テーブルを備え、該第1フレームデータ、該第2フレームデータ及び該第3フレームデータをアドレス入力とし、該テーブルから表示データを読み出すメモリを備えたものであってもよい。

20 【0032】前記テーブルは、例えば請求項6に記載されているように、フレームデータに応じて読出されたとき入力信号に対し応答速度が速くなるような値の階調データにより構成されているものであってもよい。

【0033】

【作用】請求項1、2、3、4、5及び6の発明では、デジタル信号に変換された表示データがメモリに3フレーム記憶される。

30 【0034】メモリから遅れて読み出される表示前フレームの第1フレームデータと表示フレームの第2フレームデータとが比較され比較データに応じた表示データを出力される。そして、表示フレームの第2フレームデータと次フレームの第3フレームデータとが比較され、表示フレームと次フレームのデータが所定方向に変化した場合には次フレームの第3フレームデータが出力される。

【0035】したがって、次フレームデータが表示フレームで表示されるので無条件に応答速度が1フレーム速くなり、LCDのレスポンス向上を図ることができる。

【0036】

【実施例】以下、図1～図6を参照して実施例を説明する。

40 【0037】図1～図6は液表示装置の一実施例を示す図であり、スピードアップ回路(SPU)を用いた高画質画像表示装置に適用した例である。本実施例の説明にあたり、前記図7及び図9に示す従来例と同一構成部分には同一符号を付して重複部分の説明を省略する。

【0038】まず、構成を説明する。図1は、上記スピードアップ回路を用いた従来の高画質画像表示装置の全体構成図であり、図2は図1のデータ3フレーム比較回路の回路図である。

50 【0039】図1及び図2において、画像表示装置30は、液晶表示パネル11、信号電極駆動回路12、走査電極駆動回路13、A/D変換器14、データ3フレ

ム比較回路31(図2)及びコントローラ32から構成されている。

【0040】液晶表示パネル11は、複数の走査電極と複数の信号電極とが液晶層を挟んで対向配置され、マトリクス状に配列されており、その信号電極を駆動する信号電極駆動回路12と走査電極を駆動する走査電極駆動回路13とを備えている。

【0041】アナログ映像信号(RGB信号)は、図示しない同期処理回路に入力され、1フィールド毎に映像信号の極性を反転して駆動するために複合ビデオ信号から奇数フィールドと偶数フィールドを判別し、フィールド判別信号をコントローラ16に出力する。

【0042】A/D変換器14は、アナログ映像信号をバイナリコード形式に従って所定bitにデジタル化された画像データに変換してデータ3フレーム比較回路31に出力する。

【0043】また、上記データ3フレーム比較回路31は、3フレーム間比較を行なうスピードアップ回路(SPU)であり、第1フレームメモリ21、第2フレームメモリ22、第3フレームメモリ33、第1、第2、第3フレームデータ切換回路34及び第1、第2、第3フレームデータ比較変換ROM35から構成されている。

【0044】第1フレームメモリ21、第2フレームメモリ22及び第3フレームメモリ33は、3つのRAMから構成され、コントローラ32からのコントロール信号に従ってA/D変換器14で所定のビットにデジタル化された画像データを一時的に記憶するフレームメモリである。

【0045】第1、第2、第3フレームデータ切換回路34は、第1フレームメモリ21に記憶された画像データ、第2フレームメモリ22又は第3フレームメモリ33に記憶された画像データを、コントローラ32制御信号を基にそのままスルーで通す若しくは切り換えて出力する切換え回路である。

【0046】第1、第2、第3フレームデータ比較変換ROM35は、階調信号の変換を行なうために表示前フレームデータと表示フレームデータに対応する変換データ(SPUデータ)をテーブル化したROMテーブルを格納するROMであり、表示前フレームデータと表示フレームデータをアドレス入力として格納されている変換データ(SPUデータ)をアクセスする。

【0047】コントローラ32は、同期処理回路から入力された同期信号等を基に各部に制御信号を出力して各部及び装置全体を制御する。

【0048】特に、コントローラ32は、第1フレームメモリ21、第2フレームメモリ22及び第3フレームメモリ33、第1、第2、第3フレームデータ切換回路34にコントロール信号を出力して、3フレーム間比較、すなわち第1フレームと第2フレームを従来方式と比較し、なおかつ第2フレームと第3フレームを比較

し、第2フレームのデータを決定するように制御している。

【0049】次に、本実施例の動作を説明する。

【0050】全体動作

コントローラ32は同期処理回路からの同期信号と内部発振CKにより走査電極駆動回路コントロール信号、信号電極駆動回路コントロール信号、データ3フレーム比較回路コントロール信号、A/D変換器コントロール信号を生成し、それぞれ走査電極駆動回路13、信号電極駆動回路12、データ3フレーム比較変換回路31、A/D変換器14に出力してこれらの回路を制御する。また、液晶表示パネル11は、走査電極駆動回路13、信号電極駆動回路12からの走査信号、表示信号により駆動され表示を行なう。A/D変換器14は、同期処理回路からのアナログ映像信号(RGB信号)をA/D変換し、指定のbit数をデータ3フレーム比較変換回路31に出力する。

【0051】データ3フレーム比較変換回路31における動作

図2に示すように、A/D変換されたnbit A/D変換データの第1、2フレームをそれぞれ第1フレームメモリ21、第2フレームメモリ22に書き込む。第2フレームが終了し、第3フレームになると、第3フレームメモリ33にデータを書き込み、同時に第1フレームメモリ21、第2フレームメモリ22から第1フレームデータ、第2フレームデータを読み出す。

【0052】このとき第3フレームメモリ33は書き込みモードであるため第3フレームデータはフローティング状態にあり、表示前フレームデータは第1フレームデータ、表示フレームデータは第2フレームデータとなる。そして表示前フレームデータ、表示フレームデータと現在の第3フレームデータ(現フレームデータ)を第1、第2、第3フレームデータ比較変換ROM35のアドレスに入力し、すでに第1、第2、第3フレームデータ比較変換ROM35に書き込まれているSPUデータをアクセスする。以下この動作を繰り返し、2フレーム前のデータと1フレーム前のデータと現在のデータがどう変化したかによって、1フレーム前のデータを決定する。

【0053】ここで3bitの場合のデータ変換の例を図3の表1に示す。表1において、表示フレームデータ(A)(B)(C)(D)及びこのデータをアドレスとして第1、第2、第3フレームデータ比較変換ROM35から出力される変換データ(A')(B')(C')(D')に着目すると、(A)→(A')は表示フレームデータ、A/D変換データの変化がないため図8に示した従来のスピードアップ回路(SPU)15と同様な動作となる。

【0054】また、(B)→(B')は表示前フレームデータ、表示フレームデータの変化がなく表示フレームデータ、A/D変換データの変化があるため従来のスピード

10

20

30

40

50

アップ回路（SPU）部分は動作せず、次に来るべきデータを一つ前のフレームで表示する状態となる。(D)→(D')は(B)→(B')と同様であるが、データが111の場合である。表1の場合、データ000がSTN-LCDのネガ表示の黒、111が白であるとする、表示前フレームデータ \leq 表示フレームデータ \leq A/D変換データとなっているが、表示前フレームデータ \leq 表示フレームデータ \geq A/D変換データ、表示前フレームデータ \geq 表示フレームデータ \geq A/D変換データの場合は従来のSPU動作のみとなる。これは以下の理由による。

【0055】通常STN-LCDを用いたTVの場合、次分割数は100以上となる。そこで、1/100デューティと1/200デューティとを同一条件のSTN-LCDパネルによって特性比較をすると図4に示す表2のようになるのが一般的である。この表2からわかるように1/100デューティ、1/200デューティ共に τ_d は50~60msであるのに対して τ_r が2倍近く差がある。

【0056】また、図5に電圧-透過率曲線（V-Tカーブ）を示すように、補償セルの $\Delta n d$ （ここで、 $\Delta n d$ は屈折率異方性 Δn と素子ギャップ d との積であり、コントラスト、視野角特性及び色付きに影響を与える）、駆動セルのプレチルト角等の条件を変えるとV-Tカーブの形が変わり、同図A、Bに代表されるようになる。Aは γ （急峻度）特性が急峻になり、 τ_r と τ_d の差が少なくなってくるが、TOFFが大きくなりCR（コントラスト比）が減少する。また視覚特性は悪くなる。Bは γ 特性がやや鈍くなり、 τ_r と τ_d の差が大きくなってくるが、TOFFが小さくなりCRが増大する。また視覚特性が良好になる。

【0057】そこで、本実施例ではSTN-LCDの特性を向上させるため図4のBに示すV-Tカーブを用いている。以上により、 τ_r が遅く、 τ_d は速いため、 τ_r に対してのみ上記動作を使い、 τ_d に対しては従来のSPUに対応する動作のみで動作させる。

【0058】図6は、前記図3の表1(D)→(D')の関係についてのレスポンスカーブを示す図である。

【0059】通常レスポンス測定は100を0%とし、111で飽和した点を100%とし、その0~90%を τ_r としている。仮に $\tau_r=100\text{ms}$ とすると、TVの場合1フレームが約33msであるため $T=33\text{ms}$ となり見かけ上のレスポンス τ_r' は67msとなる。ここでC点の透過率が問題となるが、上記規定において20%程度であれば、問題ない。また図5BのV-Tカーブを緩やかにしていくと図6のC点の透過率は低下する。

【0060】本実施例は従来SPUを併用させていたが、 τ_r に対しては併用しない場合もある。また併用して本発明を優先させ動作させても良い。

【0061】以上説明したように、本実施例の画像表示

装置30は、液晶表示パネル11、信号電極駆動回路12、走査電極駆動回路13、A/D変換器14、3フレーム間比較を行なうスピードアップ回路（SPU）を構成するデータ3フレーム比較回路31及びコントローラ32を備え、データ3フレーム比較回路31は、第1フレームメモリ21、第2フレームメモリ22、第3フレームメモリ33、第1、第2、第3フレームデータ切換回路34及び階調信号の変換を行なうために前回のフレームと今回のフレームの値をテーブル化したルックアップテーブル（LUT）を格納する第1、第2、第3フレームデータ比較変換ROM35から構成され、3フレーム間比較、すなわち第1フレームと第2フレームを従来方式で比較し、なおかつ第2フレームと第3フレームを比較し、表示フレームと次フレームのデータが τ_r 方向に変化した場合、次フレームデータを表示フレームで表示するように第2フレームのデータを決定しているの、次フレームデータを表示フレームで表示することができ無条件に τ_r が1フレーム速くなり、LCDのレスポンス向上を図ることができる。

【0062】なお、本実施例では、画像表示装置としてスピードアップ回路を用いた画像表示装置を用いているが、3フレームデータを比較し比較データに応じた表示データを出力するものであればどのような装置に適用してもよいことは勿論である。

【0063】また、画像表示装置を構成する回路やマトリクス、ゲート数、その種類などは前述した実施例に限られないことは言うまでもない。

【0064】

【発明の効果】請求項1、2、3、4、5及び6の発明によれば、デジタル信号に変換された表示データを少なくとも3フレーム記憶するメモリと、メモリから読み出される3フレームデータを比較し比較データに応じた表示データを出力するデータ変換手段をそなえているので、次フレームデータを表示フレームで表示することによって無条件に応答速度を1フレーム速くすることができ、LCDのレスポンス向上を図ることができる。その結果、STN-LCDの応答がさらに遅くてもスピードアップ効果の得られる画像表示装置が実現できる。

【図面の簡単な説明】

【図1】本発明に係る画像表示装置の一実施例の構成図である。

【図2】同実施例の画像表示装置のデータ3フレーム比較回路の回路図である。

【図3】同実施例の画像表示装置の3bitの場合のデータ変換の例を示す図である。

【図4】同実施例の画像表示装置の1/100デューティと1/200デューティとを同一条件のSTN-LCDパネルによって特性比較をした図である。

【図5】同実施例の画像表示装置の電圧-透過率曲線（V-Tカーブ）を示す特性図である。

【図6】同実施例の画像表示装置の図3のレスポンスカーブを示す図である。

【図7】従来の画像表示装置の構成図である。

【図8】従来の画像表示装置のデータ3フレーム比較回路の回路図である。

【符号の説明】

11 液晶表示パネル

12 信号電極駆動回路

* 13 走査電極駆動回路

14 A/D変換器

30 画像表示装置

31 データ3フレーム比較回路

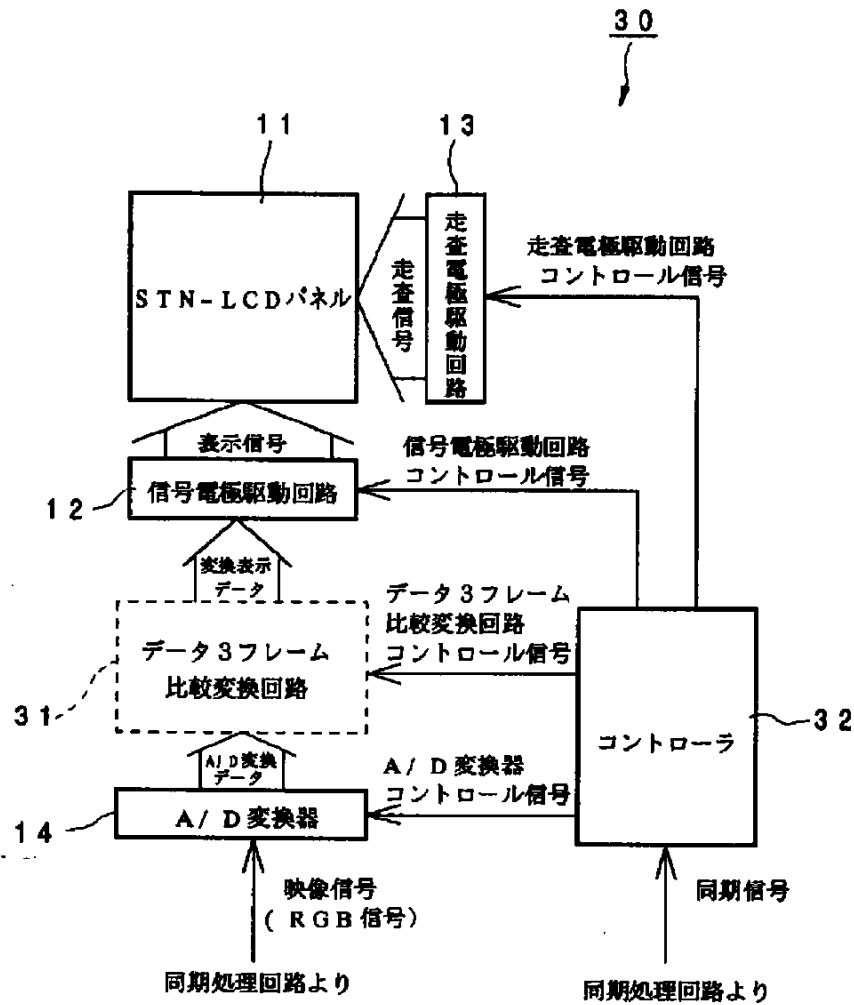
32 コントローラ

33 第3フレームメモリ

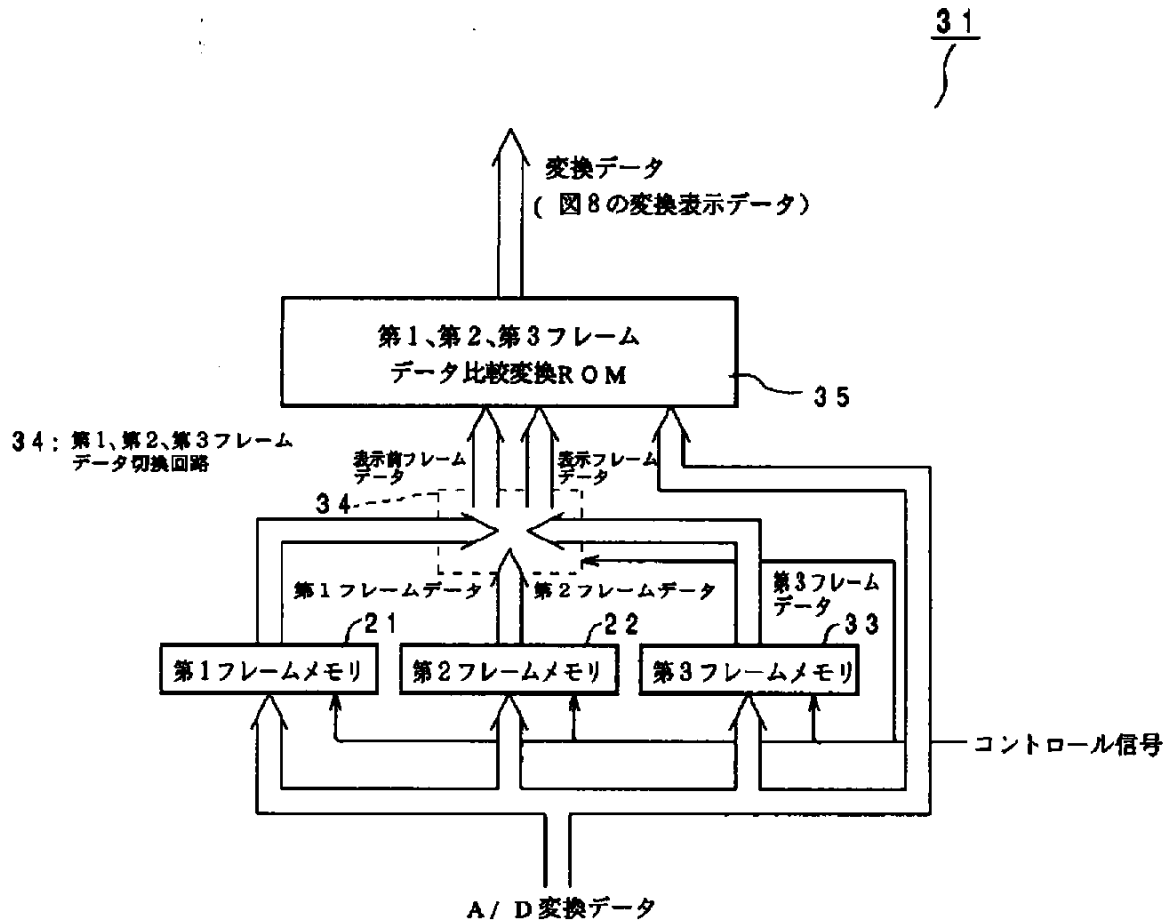
34 第1、第2、第3フレームデータ切換回路

* 35 第1、第2、第3フレームデータ比較変換ROM

【図1】



【図2】



【図3】

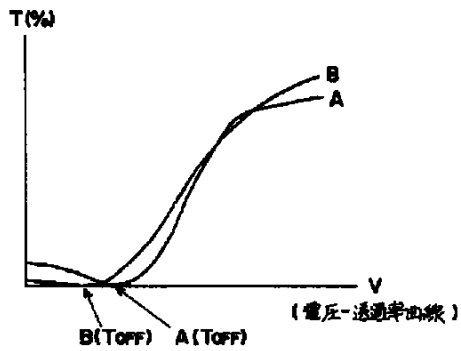
表示前フレームデータ (チ)	表示フレームデータ (ツ)	現フレームデータ (キ)
0 0 0	(A) 0 1 0	0 1 0
0 0 0	(B) 0 0 0	0 1 0
0 1 1	(C) 1 0 0	1 0 1
1 0 0	(D) 1 0 0	1 1 1
	変換データ (テ)	
	(A) 1 0 0	
	(B) 0 1 0	
	(C) 1 0 1	
	(D) 1 1 1	

【図4】

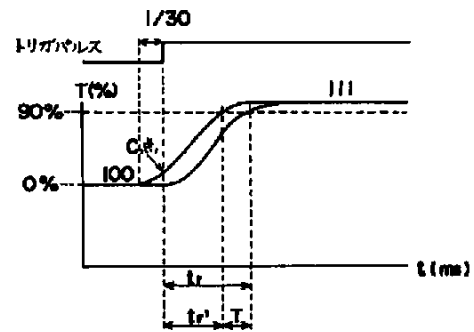
	1/100	1/200
T _{ON} (%)	15.75	14.05
T _{OFF} (%)	0.138	0.148
CR (T _{ON} / T _{OFF})	114	95
τ _r (ms)	58.8	105.2
τ _d (ms)	57.5	53.8
τ _r + τ _d (ms)	116.3	159

※ 2層補償、ノーマリブラック

【図5】

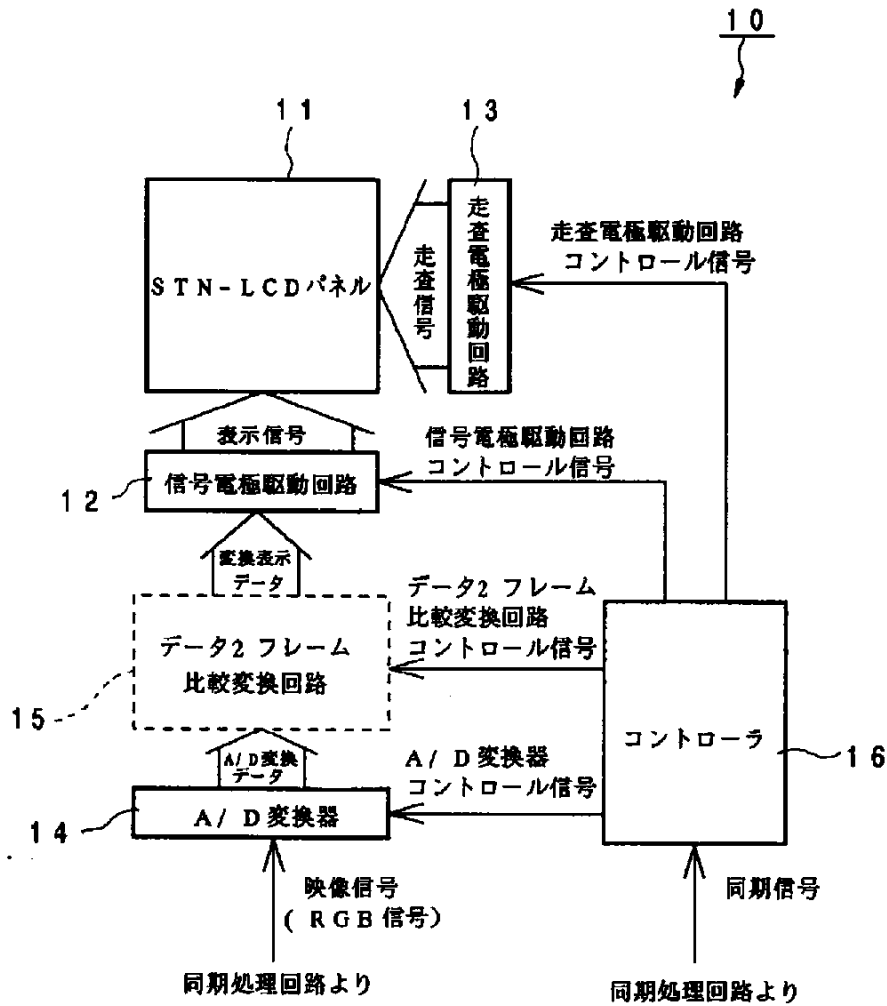


【図6】



T: 改善時間
(約 33msec) 理論値

【図7】



【図8】

